

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-304251

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.⁸

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

P

審査請求 有 請求項の数 6 O L (全 14 頁)

(21) 出願番号 特願平9-107650

(22) 出願日 平成9年(1997)4月21日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 遠藤 勉

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 弁理士 若林 忠

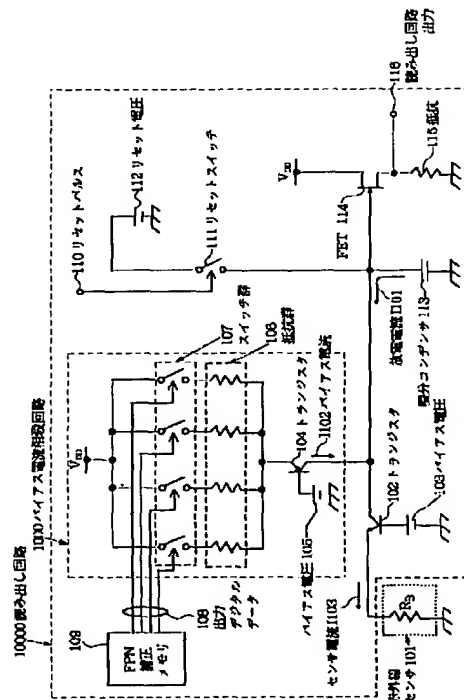
102(c) 4, 12, 13, 17
102(d) 6, 11, 12, 15
102(e) 2, 3, 7, 9, 10, 13, 14, 16, 17, 18, 19, 20, 21

(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】 小さい回路規模で、F P N補正回路の回路ノイズによる読みだし回路の出力のノイズ劣化を防ぐことのできる撮像装置を提供する。

【解決手段】 撮像装置のボロメータ型赤外線センサ101のF P N補正回路は、ボロメータに流れる全電流中の信号電流分を除くバイアス電流を相殺するバイアス電流相殺回路1000を具備し、ボロメータの抵抗ばらつきによって生じる電流のばらつきをF P N補正メモリ109に記憶し、記憶された各ボロメータの抵抗ばらつき量に応じて生成されたF P N補正信号の出力デジタルデータにより、画素毎にバイアス電流相殺回路1000のバイアス電流量I102を決定する抵抗群106の負荷抵抗を変化させ、バイアス電流量I102を制御することによりF P N補正を行う。



【特許請求の範囲】

【請求項1】 検出器が所定の配置で配列された固体撮像素子と、前記固体撮像素子の出力を読み出す手段と、前記検出器のそれぞれに対応させた前記固体撮像素子の出力のばらつき量を記録し、記録されているばらつき量をそれぞれの前記検出器に対応させて出力する手段と、該出力を入力して前記固体撮像素子の出力を読み出す手段に補正值として出力する出力補正手段と、を備えたことを特徴とする撮像装置。

【請求項2】 前記出力補正手段が、前記固体撮像素子の信号のバイアス電流成分および前記固体撮像素子の信号のバイアス電流成分のばらつきを同時に相殺するバイアス電流相殺回路である、請求項1に記載の撮像装置。

【請求項3】 前記出力補正手段が、前記固体撮像素子の信号のバイアス電流成分をキャンセルする定電流回路と前記固体撮像素子の信号のバイアス電流成分のばらつきを相殺するバイアス電流相殺回路との組合せである、請求項1に記載の撮像装置。

【請求項4】 前記バイアス電流相殺回路は、2進化の重み付けをもつ抵抗群およびスイッチ群で構成される、請求項2または請求項3に記載の撮像装置。

【請求項5】 前記バイアス電流相殺回路は、R-2Rラダー抵抗網およびスイッチ群で構成される、請求項2または請求項3に記載の撮像装置。

【請求項6】 前記撮像装置が赤外線撮像装置である、請求項1から請求項5のいずれか1項に記載の撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像素子のFPN（固定パターンノイズ）補正回路を有する撮像装置に関し、特にボロメータ等の抵抗ばらつきによって生じる電流のばらつきを相殺するFPN補正回路を有するボロメータ型赤外線撮像装置に関する。

【0002】

【従来の技術】一般に固体撮像素子には、各画素の検出器の特性のばらつきのために、FPN（固定パターンノイズ）と称される出力のばらつきが存在し、撮像装置では、画質を改善するために画像信号に含まれるFPNを除去する必要がある。特に赤外線撮像装置において、この画像信号に含まれるFPNは回路Dレンジの妨げになり、読み出し回路でのゲインを十分にとることができない。

【0003】従来、この種の赤外線撮像装置では、例えば、特願平08-122163号に示されるように、固体撮像素子であるボロメータ型赤外線センサのFPNの主原因は各画素の検出器の抵抗値のばらつきであり、その抵抗値のばらつき各画素の検出器に定電圧を印加して電流を流すことによって、出力電圧にFPNが生じており、画質を改善するためには画像信号に含まれるこのF

PNを除去する必要がある。

【0004】図8は、従来の赤外線撮像装置の一例を示す回路図である。図中符号801は固体撮像素子であるボロメータ型赤外線センサ、802はトランジスタ、803はバイアス電圧、804は積分コンデンサ、805はトランジスタ、806はバイアス電圧、807は抵抗、808はリセットスイッチ、809はリセット電圧、810はトランジスタ、811、812は抵抗、813は増幅器、814はクランプ回路、815はA/D変換器、816は積算回路、817はメモリ、818はアベレージング回路、819はD/A変換器、820は増幅器、821はコンデンサ、1801は放電電流、1802はバイアス電流、1803はセンサ電流である。

【0005】ボロメータ型赤外線センサ801はトランジスタ802のエミッタに接続されており、センサ電流1803が流れる。このセンサ電流1803は、積分コンデンサ804からの放電電流1801とトランジスタ805、バイアス電圧806、抵抗807から構成される定電流回路により与えられるバイアス電流1802とから合成される。積分コンデンサ804の電位は、リセットスイッチ808により1画素周期毎のリセット期間にリセット電圧809の電位にリセットされる。抵抗811、抵抗812、トランジスタ810はFETで構成されるソースフォロウ回路であり、積分コンデンサ804の電位変化を出力する。

【0006】ボロメータ型赤外線センサ801の個々の検出器の抵抗値 R_B がばらついていると、積分コンデンサ804からの放電電流1801が各画素により異なるため、積分コンデンサ804の電位変化がばらつき、FPNが生じる。このFPNを含むソースフォロウ回路出力は増幅器813、クランプ回路814を経て、A/D変換器815によりデジタル変換され、積算回路816により数十フレームの信号を積算し、メモリ817に取り込む。メモリ817に取り込まれたデータは、アベレージング回路818により平均化を行う。アベレージング回路818の出力をD/A変換器819によりアナログ信号に変換し、増幅器820でフィードバックループのゲインを調整し、コンデンサ821を介し、バイアス電圧803に付加し、フィードバック制御を行う。このように従来は、ボロメータ型赤外線センサ801の抵抗値 R_B のばらつきに応じ、バイアス電圧803を変化させ、ボロメータに流れる電流値を一定とし、FPNを除去している。

【0007】

【発明が解決しようとする課題】上述のような従来のFPN補正回路では、ボロメータに流れる電流を制御する電圧にFPN補正信号をフィードバックしている。FPN補正信号に含まれるD/A変換器の出力ノイズ等の回路ノイズをボロメータのジョンソンノイズ等の微小なセンサノイズに対し十分に小さくすることは困難であり、

そのため読み出し回路の出力がノイズで劣化する恐れがある。

【0008】本発明の目的は、小さい回路規模で、F P N補正回路の回路ノイズによる読み出し回路の出力のノイズ劣化を防ぐことのできる撮像装置を提供することにある。

【0009】

【課題を解決するための手段】本発明の撮像装置は、検出器が所定の配置で配列された固体撮像素子と、固体撮像素子の出力を読み出す手段と、検出器のそれぞれに対応させた固体撮像素子の出力のばらつき量を記録し、記録されているばらつき量をそれぞれの検出器に対応させて出力する手段と、該出力を入力して固体撮像素子の出力を読み出す手段に補正值として出力する出力補正手段とを備えている。

【0010】出力補正手段が、固体撮像素子の信号のバイアス電流成分および固体撮像素子の信号のバイアス電流成分のばらつきを同時に相殺するバイアス電流相殺回路であってもよく、固体撮像素子の信号のバイアス電流成分をキャンセルする定電流回路と固体撮像素子の信号のバイアス電流成分のばらつきを相殺するバイアス電流相殺回路との組合せであってもよい。

【0011】バイアス電流相殺回路は、2進法の重み付けをもつ抵抗群およびスイッチ群で構成されてもよく、R-2Rラダー抵抗網およびスイッチ群で構成されてもよい。

【0012】また、撮像装置は赤外線撮像装置であってもよい。

【0013】本発明を用いたボロメータ型赤外線センサのF P N補正回路は、ボロメータに流れる全電流中の信号電流分を除くバイアス電流を相殺するバイアス電流相殺回路を具備し、ボロメータの抵抗ばらつきによって生じる電流のばらつきを、ボロメータの抵抗ばらつき量に応じて生成されたF P N補正信号により、画素毎にバイアス電流相殺回路のバイアス電流量を決定する負荷抵抗を変化させ、バイアス電流量を制御することによりF P N補正を行う。

【0014】この補正方式では、デジタルデータである

$$I_{103} = I_{101} + I_{102}$$

I_{101} : 積分コンデンサ113からの放電電流

I_{102} : バイアス電流相殺回路1000からのバイアス電流

I_{103} : ボロメータ型赤外線センサ101に流れるセンサ電流

F E T 114、抵抗115で構成されるソースフォロウ回路は、積分コンデンサ113の電位変化を出力する。

【0018】次に、図1の回路動作について、図面を参照して説明する。図2は、第1の実施の形態の動作を示す波形図であり、(a)は読み出し回路出力、(b)はボロメータ型赤外線センサのクロック、(c)はリセッ

F P N補正信号により、バイアス電流相殺回路の負荷抵抗をスイッチで切り換えF P N補正を行うことができるので、ノイズ劣化の恐れはない。また、バイアス電流相殺回路にD/A変換機能を持たせているため、従来例のような読み出し回路とは別に設けられたD/A変換器などの回路構成は不要になり、回路規模も縮小される。

【0015】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。図1は本発明の第1の実施の形態のボロメータ型赤外線撮像装置の赤外線センサのF P N補正回路を備えた読み出し回路の回路図である。図中符号101はボロメータ型赤外線センサ、102はトランジスタ、103はバイアス電圧、104はトランジスタ、105はバイアス電圧、106は抵抗群、107はスイッチ群、108は出力デジタルデータ、109はF P N補正メモリ、110はリセットパルス、111はリセットスイッチ、112はリセット電圧、113は積分コンデンサ、114はF E T、115は抵抗、116は読み出し回路出力、1000はバイアス電流相殺回路、10000は読み出し回路、1101は放電電流、1102はバイアス電流、1103はセンサ電流である。

【0016】図1を参照すると、本発明の撮像装置の読み出し回路10000において、積分コンデンサ113は、リセットパルス110およびリセットスイッチ111によりリセット電圧112の電位にリセットされる。ボロメータ型赤外線センサ101には、トランジスタ102、バイアス電圧103により、[(バイアス電圧103-トランジスタ102のベース・エミッタ間電圧)/センサの抵抗値 R_B]のセンサ電流 I_{103} が流れる。このセンサ電流は、トランジスタ104、バイアス電圧105、抵抗群106、スイッチ群107から構成されるバイアス電流相殺回路1000により与えられるバイアス電流 I_{102} と積分コンデンサ113からの放電電流 I_{101} から構成されており、次式のように表すことができる。

【0017】

(1)

トパルス、(d)はF P N補正メモリの出力デジタルデータである。図3はボロメータ型赤外線センサの一例を示す構成図であり、図中符号301は水平シフトレジスタ、302は垂直シフトレジスタ、303は水平A N D、304は垂直A N D、305は水平スイッチ、306は垂直スイッチ、307は水平信号線、308は垂直信号線、309は共通ソースライン、310はボロメータ、311はセンサ出力である。

【0019】図2(c)のリセットパルス110のO N期間に、図2(b)のボロメータ型赤外線センサ101のクロックで画素の切り換えを行う。ここで、ボロメー

タ型赤外線センサ101は、図3のように構成され、水平シフトレジスタ301、垂直シフトレジスタ302、水平スイッチ305、垂直スイッチ306により各画素が順次選択される。図2(a)の読み出し回路出力116の波形図は、積分コンデンサ113の電位変化を示し、リセットパルス110のON期間に積分コンデンサ113の電位はリセット電圧112の電位にリセットさ

$$V1 = V_R - (I101 \cdot t / C1)$$

V_R : リセット電圧112

$I101$: 積分コンデンサ113の放電電流

t : 積分時間 (リセットスイッチ111のOFF期間)

$C1$: 積分コンデンサ113の容量

で表され、バイアス電圧103が一定、バイアス電圧105、抵抗群106、スイッチ群107がある一定の条件および状態 (即ちバイアス電流1102が一定) のもとでは、センサの各検出器の抵抗値 R_B がばらついていると、積分コンデンサ113の放電電流 $I101$ が各検出器で異なるため、読み出し回路出力116の出力電圧 $V1$ もばらつき、FPNが発生し、回路Dレンジの妨げとなる。

【0021】よって、本発明は、センサの各検出器の抵抗値 R_B がばらついていても、積分コンデンサ113の放電電流 $I101$ が一定になるように、個々の検出器に対応したセンサの抵抗ばらつきのデータを記憶するFP

$$n = \log X / \log 2$$

$$X = (\Delta R \cdot V_e \cdot t) / (DR \cdot C1 \cdot R_B)$$

ΔR : センサの抵抗値 R_B に対するばらつきの割合

V_e : トランジスタ102のエミッタ電圧

t : 積分時間 (リセットスイッチ111のOFF期間)

DR : 読み出し回路のDレンジ

$C1$: 積分コンデンサ113の容量

R_B : センサの抵抗値

例えば、 $\Delta R = 10\%$ 、 $V_e = 3V$ 、 $t = 60\mu s$ 、 $DR = 2V$ 、 $C1 = 20pF$ 、 $R_B = 3k\Omega$ の時、 bit 数 n は、7.288...となり、8 bit 以上が必要となる。

【0025】このバイアス電流相殺回路1000を用いたFPN補正動作について、図面を参照して説明する。図4は本発明の第1の実施の形態のバイアス電流相殺回路および周辺回路の詳細回路図である。図中符号401はボロメータ型赤外線センサ、402はトランジスタ、403はバイアス電圧、404はトランジスタ、405はバイアス電圧、406a、406b、406c、406dは抵抗、407a、407b、407c、407dはスイッチ、408は出力デジタルデータ、409はFPN補正メモリ、4000はバイアス電流相殺回路、4060は抵抗群、4070はスイッチ群、1401は放電電流、1402はバイアス電流、1403はセンサ電流である。

【0026】抵抗群4060は、抵抗406a、抵抗4

れ、リセットパルス110がOFF期間には、積分コンデンサ113からの放電電流 $I101$ とバイアス電流相殺回路1000により与えられるバイアス電流 $I102$ とがボロメータ型赤外線センサ101に流れる。

【0020】ここで、読み出し回路出力116の出力電圧 $V1$ は、

(2)

N補正メモリ109からの選択された各画素に対応した出力デジタルデータ108で、バイアス電流相殺回路1000のスイッチ群107を操作し、抵抗群106を切り換え、選択された各画素に対応した抵抗を選択することにより、センサの抵抗値 R_B の、ばらつきに応じ、バイアス電流 $I102$ を変化させる。

【0022】第1の実施の形態では、FPN補正メモリ109の出力デジタルデータ108が4 bit の場合を一例として示しており、そのため抵抗群106、スイッチ群107も4 bit 分で示している。

【0023】実際のFPN補正メモリ109の出力デジタルデータ108およびバイアス電流相殺回路1000の bit 数は、 bit 数を n 、FPNの分解能を X とすると以下の式より決定される。

【0024】

(3. 1)

(3. 2)

06b、抵抗406c、抵抗406dで構成され、それらの抵抗値は、抵抗406aの抵抗値を R とすると、抵抗406bが $2R$ 、抵抗406cが $4R$ 、抵抗406dが $8R$ のように2進法の重み付けがされている。また、スイッチ群4070は、スイッチ407a、スイッチ407b、スイッチ407c、スイッチ407dで構成され、順に抵抗406a、抵抗406b、抵抗406c、抵抗406dに接続されている。各スイッチのON/OFFを切り換えるパルスは、FPN補正メモリ409の出力デジタルデータ408であり、出力デジタルデータ408のMSBのデータ線がスイッチ407aに、MSB-1のデータ線がスイッチ407bに、MSB-2のデータ線がスイッチ407cに、LSBのデータ線がスイッチ407dに接続されている。このように構成することで、トランジスタ404に接続される負荷抵抗値が各検出器によるセンサの抵抗ばらつきのデータをもつFPN補正メモリ409の出力デジタルデータ408により変化し、 V_{DD} とトランジスタ404のエミッタ間電圧とで与えられる電圧から発生するバイアス電流 $I402$ が変化する。

【0027】ここで、バイアス電流相殺回路4000の具体的な動作を考えてみる。 V_{DD} とトランジスタ404のエミッタ間の電圧を $V2$ とする。抵抗群4060を構成する抵抗406a、406b、406c、406d

が、2進化の重み付けがされていることから、例えばF P N補正メモリ409の出力デジタルデータ408のM S B相当のデータのみが有効（スイッチ407aのみ導通状態）である場合は、バイアス電流I402は、 $(V2/R)$ の電流が流れる。また、F P N補正メモリ409の出力デジタルデータ408のL S B相当のデータのみが有効（スイッチ407dのみ導通状態）である場合は、バイアス電流I402は、 $(V2/8R)$ の電流が流れる。さらに、F P N補正メモリ409の出力デジタルデータ408の全てのb i tが有効（スイッチ群4070全てが導通状態）である場合は、バイアス電流I402は、 $(15V2/8R)$ の電流が流れる。このように、F P N補正メモリ409の出力デジタルデータ408の状態により、バイアス電流I402を制御でき、例えば、M S B相当のバイアス電流I402をボロメータ型赤外線センサ401の抵抗値 R_B の平均値の時に流すバイアス電流値に設定しておけば、F P N補正メモリ409の出力デジタルデータ408により、バイアス電流I402をその平均値を基準に増減させることができる。

【0028】上記のことから、ばらつき電流相殺回路4000は、ボロメータ型赤外線センサ401の抵抗値 R_B のばらつきにより、ボロメータに流れるセンサ電流I403が各画素で違っても、バイアス電流I402がその電流ばらつき量を相殺するように増減するので、積分コンデンサ413からの放電電流I401は一定に保たれる。よって、読み出し回路出力でのF P Nが低減され、有効に回路Dレンジを活用できる。

$$I503 = I501 + I502 + I504$$

I501：積分コンデンサ513からの放電電流
I502：バイアス電流相殺回路5000からのバイアス電流
I503：ボロメータ型赤外線センサ501に流れるセンサ電流
I504：定電流源回路5100からのバイアス電流
ここで、図1に示した第1の実施の形態と図5に示した第2の実施の形態との比較を具体的数値例を用いて示す。まず、第1の実施の形態におけるバイアス電流相殺回路1000およびF P N補正メモリ109のb i t数を考えると、上記の式(3.1)、式(3.2)により決定されるb i t数が必要になる。

【0032】一方、第2の実施の形態においては、バイアス電流の成分としてバイアス電流相殺回路5000からのバイアス電流I502と定電流源回路5100からのバイアス電流I504の2つがあるため、例えばボロメータ型赤外線センサ501の抵抗値 R_B のばらつき (ΔR) が抵抗値 R_B に対し10%あると仮定した場合、読み出し回路の動作条件をばらつき電流10%を除く90%相当の電流を定電流源回路5100からのバイアス電流I504を固定値として流し、ばらつき電流1

【0029】次に、本発明の第2の実施の形態について図面を参照して説明する。図5は本発明の第2の実施の形態のボロメータ型赤外線撮像装置の赤外線センサのF P N補正回路を備えた読み出し回路の回路図である。図中符号501はボロメータ型赤外線センサ、502はトランジスタ、503はバイアス電圧、504はトランジスタ、505はバイアス電圧、506は抵抗群、507はスイッチ群、508は出力デジタルデータ、509はF P N補正メモリ、510はリセットパルス、511はリセットスイッチ、512はリセット電圧、513は積分コンデンサ、514はF E T、515は抵抗、516は読み出し回路出力、517はトランジスタ、518はバイアス電圧、519は抵抗、5000はバイアス電流相殺回路、5100は定電流源回路、50000は読み出し回路、1501は放電電流、1502はバイアス電流、1503はセンサ電流、1504はバイアス電流である。

【0030】図5の第2の実施の形態を図1の第1の実施の形態と比較すると、トランジスタ517、バイアス電圧518、抵抗519から構成される定電流源回路5100が付加されている。このためボロメータ型赤外線センサ501に流れるセンサ電流I503は、積分コンデンサ513からの放電電流I501と、バイアス電流相殺回路5000からのバイアス電流I502と、定電流源回路5100からのバイアス電流I504とからなり、次式のように表すことができる。

【0031】

(4)

0%相当分の電流をバイアス電流相殺回路5000からのバイアス電流I502で流すように設定する。このことにより、バイアス電流相殺回路5000のF P Nの分解能は、第1の実施の形態に対し10%になり、バイアス電流相殺回路5000およびF P N補正メモリ509のb i t数もそれに応じて減らすことができる。

【0033】上記のように、図5の第2の実施の形態で示す定電流源回路5100を付加することにより、バイアス電流相殺回路5000およびF P N補正メモリ509のb i t数を減らすことができる。しかし、バイアス電流相殺回路5000および定電流源回路5100を読み出し回路に用いると、バイアス電流相殺回路5000の負荷抵抗および定電流源回路5100の負荷抵抗のジョンソンノイズが、ボロメータ型赤外線センサ501のボロメータのジョンソンノイズに対し（ボロメータ抵抗値/負荷抵抗値） $1/2$ 倍で付加されるため、バイアス電流相殺回路5000および定電流源回路5100の負荷抵抗値は、ボロメータ抵抗値に対し大きくすることが望ましい。

【0034】第1、第2の実施の形態で示したバイアス電流相殺回路1000、5000でb i t数が増えたと

きには、抵抗群 107、507 を構成する抵抗値の広がり 2 進化の重み付けにより非常に大きくなる。例えば、8 bit の時には、LSB の抵抗値は、MSB の抵抗値の 128 倍にもなる。この抵抗値の広がりをチップ上で生成しようとする、薄膜抵抗の場合にトリミングなしで十分な精度を得ることは難しく、またチップ面積の制限等から実現が困難な場合もある。

【0035】そこで、2 進化重み抵抗の広い範囲の値を持つ構成部品を排除するように修正した抵抗の構成が、D/A 変換器でよく用いられている R-2R ラダー回路であり、図 1 に示した第 1 の実施の形態でのバイアス電流相殺回路 1000 と図 5 に示した第 2 の実施の形態でのバイアス電流相殺回路 5000 は、図 6 に示すように R-2R ラダー回路の原理を用いた回路構成でも実現できる。図 6 を参照して本発明の第 3 の実施の形態について説明する。

【0036】図 6 は本発明の第 3 の実施の形態の撮像装置に用いられるバイアス電流相殺回路の詳細回路図であり、図中符号 604 はトランジスタ、605 はバイアス電圧、606 は R-2R ラダー抵抗網、607 はスイッチ群、608 は出力デジタルデータ、609 は FPN 補正メモリ、620 はトランジスタ、621 はバイアス電圧、6000 はバイアス電流相殺回路、1602 はバイアス電流である。

【0037】図 6 を参照すると、R-2R ラダー抵抗網 606、スイッチ群 607、トランジスタ 604、バイアス電圧 605、トランジスタ 620、バイアス電圧 621 により、バイアス電流相殺回路 6000 は構成される。また、R-2R ラダー抵抗網 606 を構成する抵抗は、抵抗値が R および 2R であるものが使用され、2R の抵抗値は、R の抵抗値を持つ抵抗を 2 個直列に接続することで実現できることから、R-2R ラダー抵抗網 606 は、R の抵抗値を持つ 1 種類の抵抗で構成できる。よって、R-2R ラダー抵抗網 606 を生成することは、簡単でかつ精度良く実現できる。

【0038】次に具体的な動作を考えると、バイアス電流 1602 は、 V_{DD} とトランジスタ 604 のエミッタ電圧間の電圧を V_3 とすると、FPN 補正メモリ 609 の出力デジタルデータ 608 により、MSB のデータ線で ($V_3/2R$)、MSB-1 のデータ線で ($V_3/4R$)、MSB-2 のデータ線で ($V_3/8R$)、LSB のデータ線で ($V_3/16R$) の各電流が流れ、バイアス電流 1602 は個々のビットの電流の和が流れる。ここで、トランジスタ 620、バイアス電圧 621 は、トランジスタ 604、バイアス電圧 605 と同一の部品および電圧値で構成し、R-2R ラダー回路の動作原理 (各回路網の枝路電流は 2 進化重み付けの関係がある) により、トランジスタ 604 のエミッタ電圧とトランジスタ 620 のエミッタ電圧が同一電圧になるようにしている。

【0039】また、第 1、第 2 および第 3 の実施の形態で示した読み出し回路を用い、図 7 に示すようにオンチップ構成することもできる。図 7 は本発明の第 4 の実施の形態の撮像装置の部分回路図であり、図中符号 701 はボロメータ、702 は垂直スイッチ、703 は信号読み出し線、704 は垂直 AND、705 は垂直シフトレジスタ、706 は読み出し回路、707 は A/D 変換器、708 はマルチプレクサ、709 はセンサ出力である。

【0040】図面を参照して第 4 の実施の形態を説明する。ボロメータ 701 は、垂直スイッチ 702 に接続され、垂直シフトレジスタ 705 の出力パルスにより水平ライン毎に順次選択される。信号読み出し線 703 は、垂直ライン毎に設けられた読み出し回路 706 に接続され、ボロメータ 701 を一つの水平ラインに対して、一水平期間中、同時に読み出すことができる。ここで読み出し回路 706 は、第 1 の実施の形態の図 1 に示した読み出し回路 10000 および第 2 の実施の形態の図 5 に示した読み出し回路 50000 により構成される。各々の読み出し回路 706 の出力を A/D 変換器 707 によりデジタル信号に変換し、マルチプレクサ 708 はそのデジタル信号を順次出力する。この構成により、センサ出力 709 は A/D 変換器 707 の bit 数のデジタルデータのみになり、センサのスマート化および外部回路の削減ができることから、撮像装置の負担軽減につながる。

【0041】上記において、特にボロメータ型赤外線撮像装置について主に述べてきたが、本発明による撮像装置は、撮像装置全般において有効に機能する。例えば検出器に PN 接合を用いた 1 次元または 2 次元のセンサにおいて、入射光量に応じた信号に、直列に抵抗が接続される成分 (配線抵抗等) により、センサの出力信号にばらつきが生じる場合などにも、本発明の撮像装置は適用できる。

【0042】

【発明の効果】以上説明したように本発明の第 1 の効果は、ノイズ劣化の恐れがないということである。その理由は、従来の FPN 補正回路では、ボロメータに流れる電流を制御する電圧に FPN 補正信号をフィードバックするため、それを構成する回路ノイズ (D/A 変換器の出力ノイズ等) を、ボロメータのジョンソンノイズ等の微少なセンサノイズに対し十分に小さくすることは困難であり、ノイズ劣化の恐れがあったのに対し、本発明では、デジタルデータである FPN 補正信号により、バイアス電流相殺回路の負荷抵抗をスイッチで切り換えて FPN 補正を行うため、ノイズ劣化の恐れはない。

【0043】第 2 の効果は、回路規模を縮小できるということである。その理由は、バイアス電流相殺回路に D/A 変換機能を持たせているため、読み出し回路とは別に D/A 変換器などの回路構成は不要になり、回路規模

の縮小ができるからである。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態のボロメータ型赤外線撮像装置の赤外線センサの FPN 補正回路を備えた読み出し回路の回路図である。

【図 2】第 1 の実施の形態の動作を示す波形図である。

(a) は読み出し回路出力である。(b) はボロメータ型赤外線センサのクロックである。(c) はリセットパルスである。(d) は FPN 補正メモリの出力デジタルデータである。

【図 3】ボロメータ型赤外線センサの一例を示す構成図である。

【図 4】本発明の第 1 の実施の形態のバイアス電流相殺回路および周辺回路の詳細回路図である。

【図 5】本発明の第 2 の実施の形態のボロメータ型赤外線撮像装置の赤外線センサの FPN 補正回路を備えた読み出し回路の回路図である。

【図 6】本発明の第 3 の実施の形態の撮像装置に用いられるバイアス電流相殺回路の詳細回路図である。

【図 7】本発明の第 4 の実施の形態の撮像装置の部分回路図である。

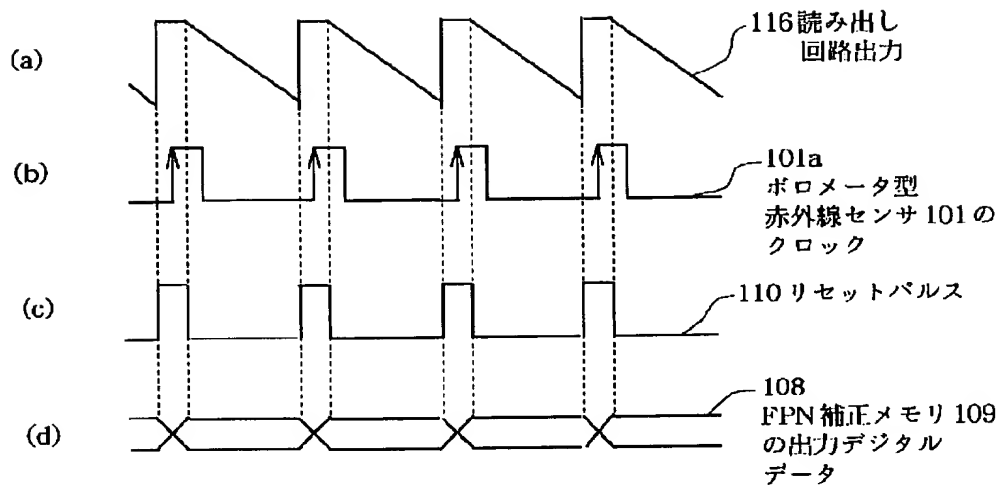
【図 8】従来の赤外線撮像装置の一例を示す回路図である。

【符号の説明】

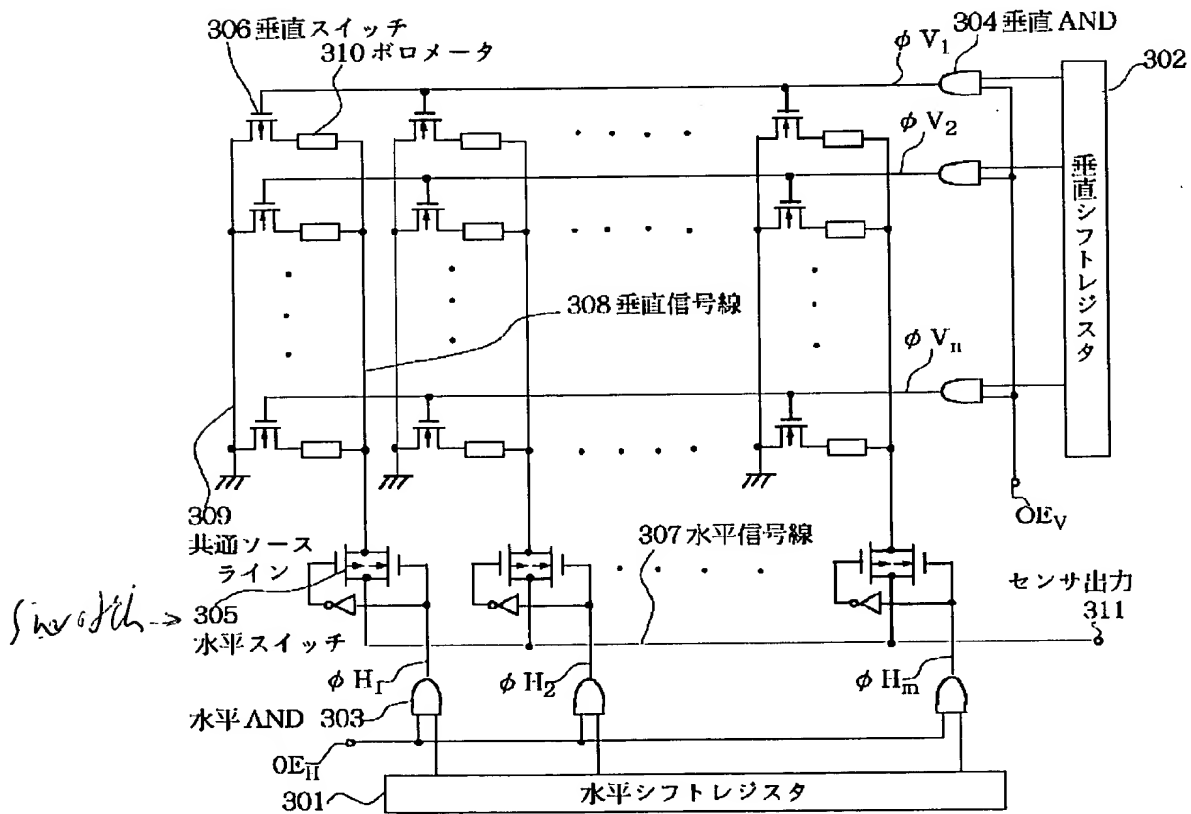
101、401、501、801 ボロメータ型赤外線センサ
102、402、502、802 トランジスタ
103、403、503 バイアス電圧
104、404、504、604 トランジスタ
105、405、505、605 バイアス電圧
106、506 抵抗群
107、507、607 スイッチ群
108、408、508、608 出力デジタルデータ
109、409、509、609 FPN 補正メモリ
110、510 リセットパルス
111、511 リセットスイッチ
112、512 リセット電圧
113、513 積分コンデンサ
114、514 FET
115、515 抵抗
116、516 読み出し回路出力
301 水平シフトレジスタ
302 垂直シフトレジスタ
303 水平AND
304 垂直AND
305 水平スイッチ
306 垂直スイッチ
307 水平信号線
308 垂直信号線

309 共通ソースライン
310 ボロメータ
311 センサ出力
406a、406b、406c、406d 抵抗
407a、407b、407c、407d スイッチ
517 トランジスタ
518 バイアス電圧
519 抵抗
606 R-2R 抵抗網
620 トランジスタ
621 バイアス電圧
701 ボロメータ
702 垂直スイッチ
703 信号読み出し線
704 垂直AND
705 垂直シフトレジスタ
706 読み出し回路
707 A/D 変換器
708 マルチプレクサ
709 センサ出力
803 バイアス電圧
804 積分コンデンサ
805 トランジスタ
806 バイアス電圧
807 抵抗
808 リセットスイッチ
809 リセット電圧
810 トランジスタ
811、812 抵抗
813 増幅器
814 クランプ回路
815 A/D 変換器
816 積算回路
817 メモリ
818 アベレージング回路
819 D/A 変換器
820 増幅器
821 コンデンサ
1000、4000、5000、6000 バイアス電流相殺回路
4060 抵抗群
4070 スイッチ群
5100 定電流源回路
10000、50000 読み出し回路
1101、1401、1501、1801 放電電流
1102、1402、1502、1602、1802 バイアス電流
1103、1403、1503、1803 センサ電流
1504 バイアス電流

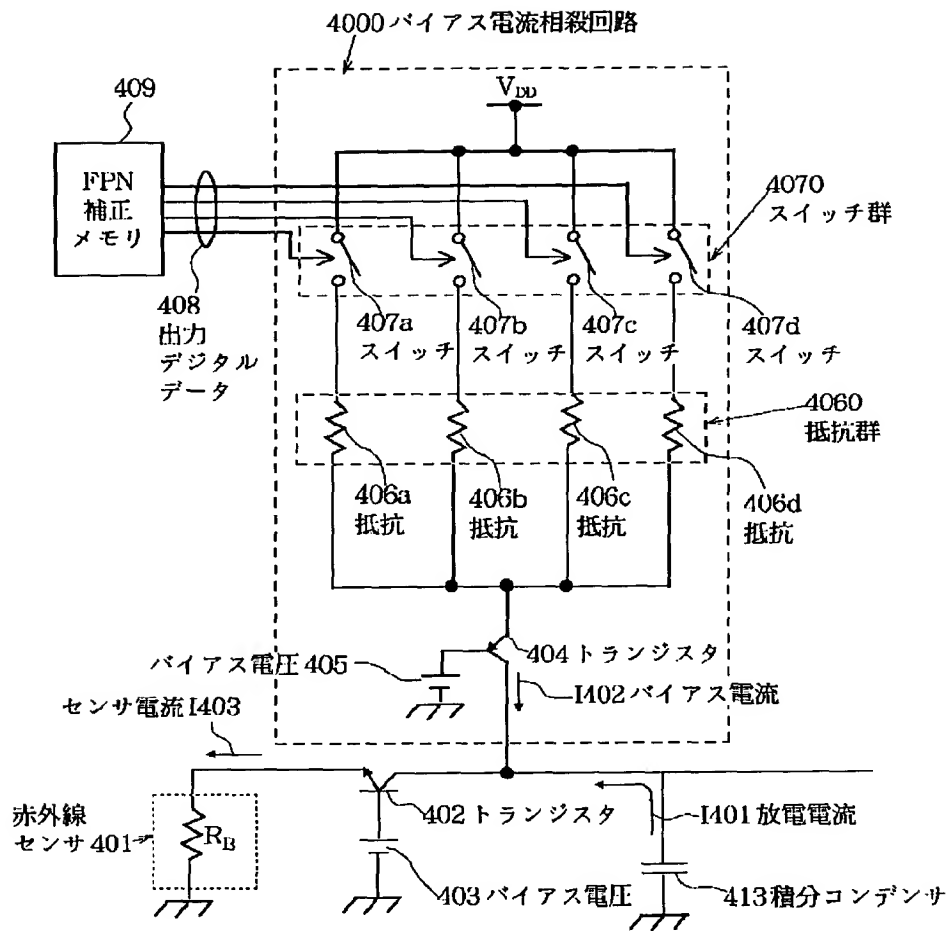
【図2】



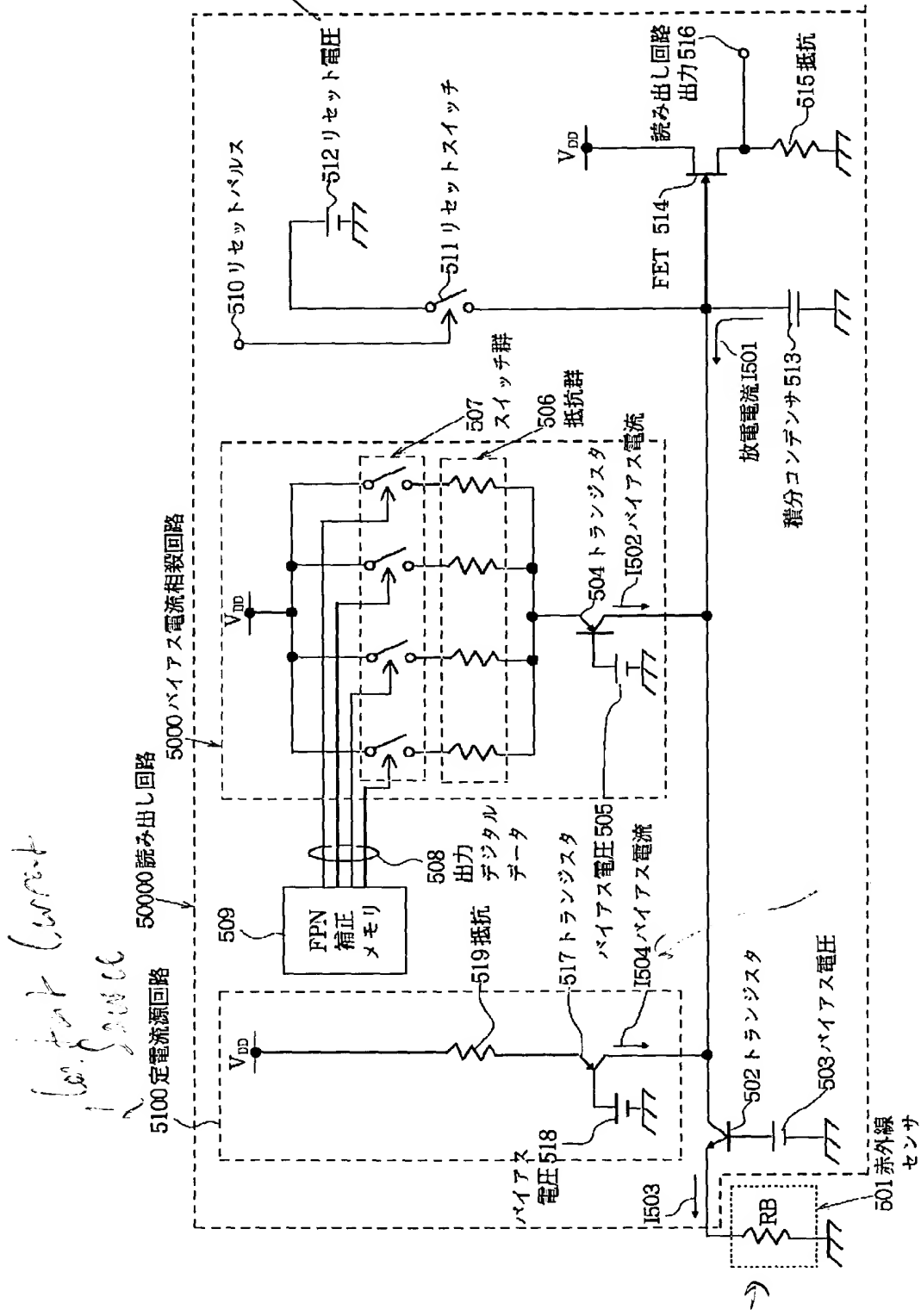
【図3】



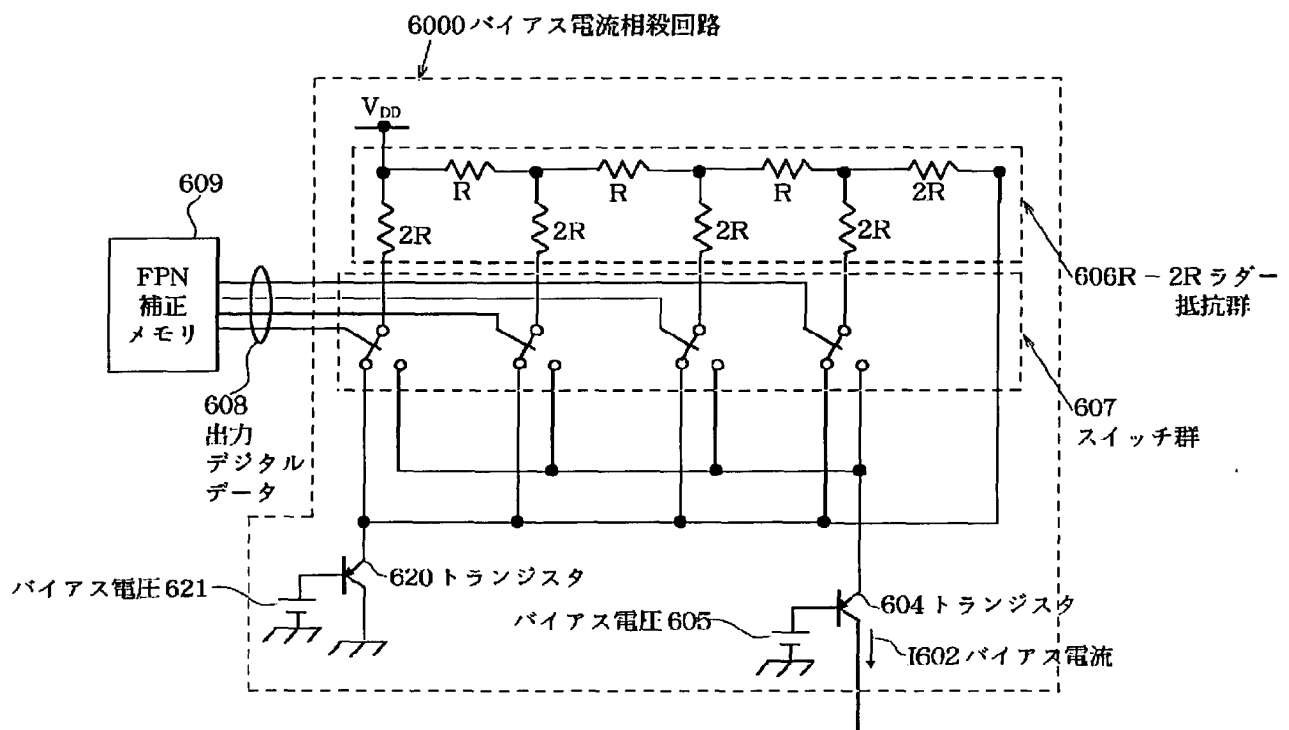
【図4】



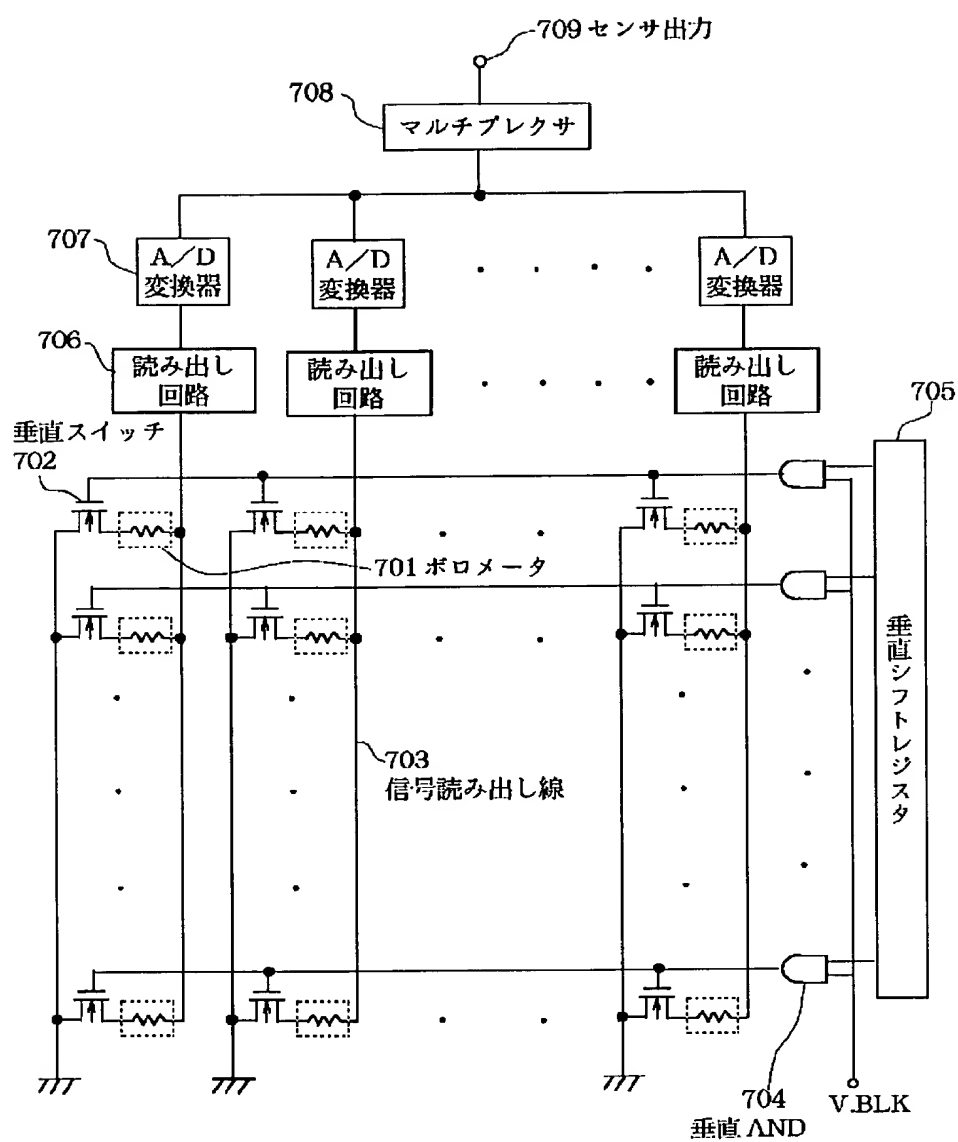
【図5】



【図6】



【图 7】



CLIPPEDIMAGE= JP410304251A

PAT-NO: JP410304251A

DOCUMENT-IDENTIFIER: JP 10304251 A

TITLE: IMAGE PICKUP DEVICE

PUBN-DATE: November 13, 1998

INVENTOR-INFORMATION:

NAME

ENDO, TSUTOMU

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP09107650

APPL-DATE: April 24, 1997

INT-CL (IPC): H04N005/335

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an image pickup device in which deterioration of an output of a read circuit due to circuit noise of a fixed pattern noise(FPN) correction circuit is prevented with a small circuit scale.

SOLUTION: An FPN correction circuit of a bolometer infrared ray sensor 101 of the image pickup device is provided with a bias current cancellation circuit 1000 that cancels a bias current except a signal current of all currents supplied to a bolometer. Dispersion in current caused by the dispersion in the resistance of the bolometer is stored in an FPN correction memory 109, a load resistance of a resistor group 106 that decides a bias current 1102 of the bias current cancellation circuit 1000 is changed for each pixel based on output digital data of the FPN correction signal generated in response to the resistance dispersion of each bolometer to be stored to control the bias current 1102 thereby correcting the FPN.

COPYRIGHT: (C)1998,JPO

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the bolometer type infrared image pck-up equipment which has the FPN amendment circuit which offsets dispersion in the current especially produced by resistance dispersion, such as a bolometer, about the image pck-up equipment which has the FPN (fixed pattern noise) amendment circuit of a solid state image pickup device.

[0002]

[Description of the Prior Art] Generally, dispersion in the output called FPN (fixed pattern noise) for dispersion in the property of the detector of each pixel exists, and with image pck-up equipment, in order to improve quality of image, it is necessary to remove FPN contained in a picture signal to a solid state image pickup device. Especially in infrared image pck-up equipment, FPN contained in this picture signal cannot become the hindrance of a circuit D range, and cannot fully take gain in a readout circuitry.

[0003] By impressing a constant voltage to the detector of each pixel with which the cause of main of FPN of the bolometer type infrared sensor which is a solid state image pickup device is dispersion in the resistance of the detector of each pixel, and the resistance differs in this kind of infrared image pck-up equipment, for example as shown in Japanese Patent Application No. No. 122163 [08 to], and passing current conventionally, FPN has arisen in output voltage, and in order to improve quality of image, it is necessary to remove this FPN contained in a picture signal.

[0004] Drawing 8 is the circuit diagram showing an example of conventional infrared image pck-up equipment. The bolometer type infrared sensor which is a solid state image pickup device, and 802 the sign 801 in drawing A transistor, 803 an integrating capacitor and 805 for bias voltage and 804 A transistor, 806 resistance and 808 for bias voltage and 807 A reset switch, In 809, reset voltage resists and, as for a transistor, and 811 and 812, 810 resists. In 813, amplifier and 814 an A/D converter and 816 for a clamping circuit and 815 A counting circuit, 817 -- memory and 818 -- for amplifier and 821, as for the discharge current and I802, a capacitor and I801 are [an average rhe JINGU circuit and 819 / a D/A converter and 820 / a bias current and I803] sensor current

[0005] The bolometer type infrared sensor 801 is connected to the emitter of a transistor 802, and sensor current I803 flows. This sensor current I803 is compounded from the discharge current I801 from an integrating capacitor 804, and a transistor 805, bias voltage 806 and the bias current I802 given by the current regulator circuit which consists of resistance 807. The potential of an integrating capacitor 804 is reset by the potential of the reset voltage 809 during the reset for every period of 1 pixel by the reset switch 808. Resistance 811, resistance 812, and a transistor 810 are source-follower circuits which consist of FET, and output potential change of an integrating capacitor 804.

[0006] Resistance RB of each detector of the bolometer type infrared sensor 801 Since the discharge current I801 from an integrating capacitor 804 changes with each pixels when it varies, potential change of an integrating capacitor 804 varies and FPN arises. Through amplifier 813 and a clamping circuit 814, digital conversion of the source-follower circuit output containing this FPN is carried out by A/D converter 815, it integrates the signal of dozens of frames by the counting circuit 816, and incorporates it

in memory 817. The data incorporated by memory 817 equalize by the average rhe JINGU circuit 818. The output of the average rhe JINGU circuit 818 is changed into an analog signal by D/A converter 819, amplifier 820 adjusts the gain of the feedback loop, it adds to bias voltage 803 through a capacitor 821, and feedback control is performed. Thus, conventionally, according to dispersion in the resistance RB of the bolometer type infrared sensor 801, bias voltage 803 was changed, the current value which flows to a bolometer was set constant, and FPN is removed.

[0007]

[Problem(s) to be Solved by the Invention] In the above conventional FPN amendment circuits, the FPN amendment signal is fed back to the voltage which controls the current which flows to a bolometer. It is difficult to make small enough circuit noises, such as an output noise of the D/A converter contained in a FPN amendment signal, to a sensor noise with the very small JONSON noise of a bolometer etc., therefore there is a possibility that the output of a readout circuitry may deteriorate in a noise.

[0008] The purpose of this invention is a small circuit scale, and is to offer the image pck-up equipment which can prevent noise degradation of the output of the readout circuitry by the circuit noise of a FPN amendment circuit.

[0009]

[Means for Solving the Problem] The image pck-up equipment of this invention is equipped with a means to by_ which record the amount of dispersion of the output of the solid state image pickup device arranged by predetermined arrangement, the means which reads the output of a solid state image pickup device, and the solid state image pickup device made to correspond to each of a detector, and a detector makes each detector correspond and outputs the amount of dispersion currently recorded, and an output amendment means output to the means which inputs this output and reads the output of a solid state image pickup device as correction value.

[0010] An output amendment means may be the bias-current cancellation circuit which offsets simultaneously dispersion in the bias-current component of the signal of a solid state image pickup device, and the bias-current component of the signal of a solid state image pickup device, and may be combination with the bias-current cancellation circuit which offsets dispersion in the bias-current component of the signal of the current regulator circuit which cancels the bias-current component of the signal of a solid state image pickup device, and a solid state image pickup device.

[0011] A bias-current cancellation circuit may consist of resistance groups and switch groups with weighting of binary-izing, and may consist of an R-2R ladder resistance network and a switch group.

[0012] Moreover, image pck-up equipment may be infrared image pck-up equipment.

[0013] The FPN amendment circuit of the bolometer type infrared sensor using this invention possesses the bias-current cancellation circuit which offsets the bias current except a part for the signal current in [all / that flows to a bolometer] current, changes the load resistance which determines the amount of bias currents of a bias-current cancellation circuit for every pixel with the FPN amendment signal generated in dispersion in the current produced by resistance dispersion of a bolometer according to the amount of resistance dispersion of a bolometer, and performs a FPN amendment by controlling the amount of bias currents.

[0014] Since the load resistance of a bias-current cancellation circuit can be switched

with a switch and a FPN amendment can be performed by this amendment method with the FPN amendment signal which is digital data, there is no fear of noise degradation. Moreover, since the D/A-conversion function is given to the bias-current cancellation circuit, circuitry, such as a D/A converter prepared apart from a readout circuitry like the conventional example, becomes unnecessary, and a circuit scale is also reduced.

[0015]

[Embodiments of the Invention] Next, the gestalt of operation of this invention is explained with reference to a drawing. Drawing 1 is the circuit diagram of the readout circuitry equipped with the FPN amendment circuit of the infrared sensor of the bolometer type infrared image pick-up equipment of the gestalt of operation of the 1st of this invention. A bolometer type infrared sensor and 102 the sign 101 in drawing A transistor, 103 a transistor and 105 for bias voltage and 104 Bias voltage, 106 a switch group and 108 for a resistance group and 107 Output digital data, 109 a reset pulse and 111 for FPN amendment memory and 110 A reset switch, 112 -- reset voltage and 113 -- an integrating capacitor and 114 -- FET and 115 -- for a bias-current cancellation circuit and 1000, as for the discharge current and I102, a readout circuitry and I101 are [resistance and 116 / a readout-circuitry output and 1000 / a bias current and I103] sensor current

[0016] If drawing 1 is referred to, in the readout circuitry 1000 of the image pick-up equipment of this invention, an integrating capacitor 113 will be reset by the potential of the reset voltage 112 by the reset pulse 110 and the reset switch 111. In the bolometer type infrared sensor 101, the sensor current I103 of [(voltage between base emitters of the bias voltage 103-transistor 102)the resistance RB of a /sensor] flows by the transistor 102 and bias voltage 103. This sensor current consists of the bias currents I102 and the discharge currents I101 from an integrating capacitor 113 which are given by the bias-current cancellation circuit 1000 which consists of a transistor 104, bias voltage 105, a resistance group 106, and a switch group 107, and can be expressed like the following formula.

[0017]

$$I103=I101+I102 \quad (1)$$

I101: The bias current I103 from the discharge current I102: bias-current cancellation circuit 1000 from an integrating capacitor 113 : the source-follower circuit which consists of the sensor current FET 114 and resistance 115 which flow to the bolometer type infrared sensor 101 outputs potential change of an integrating capacitor 113.

[0018] Next, circuit operation of drawing 1 is explained with reference to a drawing. Drawing 2 is the wave form chart showing operation of the gestalt of the 1st operation, and, for (a), a readout-circuitry output and (b) are [a reset pulse and (d of the clock of a bolometer type infrared sensor and (c))] output digital data of FPN amendment memory. the block diagram in which drawing 3 shows an example of a bolometer type infrared sensor -- it is -- the sign 301 in drawing -- a level shift register and 302 -- a perpendicular shift register and 303 -- level AND and 304 -- perpendicular AND and 305 -- for a level signal line and 308, as for a common-source line and 310, a perpendicular signal line and 309 are [a level switch and 306 / a perpendicular switch and 307 / a bolometer and 311] sensor outputs

[0019] A pixel is switched to ON period of the reset pulse 110 of drawing 2 (c) with the clock of the bolometer type infrared sensor 101 of drawing 2 (b). Here, the bolometer

type infrared sensor 101 is constituted like drawing 3, and each pixel is chosen one by one by the level shift register 301, the perpendicular shift register 302, the level switch 305, and the perpendicular switch 306. The wave form chart of the readout-circuitry output 116 of drawing 2 (a) shows potential change of an integrating capacitor 113, the potential of an integrating capacitor 113 is reset by the potential of the reset voltage 112 during the ON of a reset pulse 110, and the bias current I102 to which a reset pulse 110 is given during the OFF by the discharge current I101 and the bias-current cancellation circuit 1000 from an integrating capacitor 113 flows to the bolometer type infrared sensor 101.

[0020] Here, the output voltage V1 of the readout-circuitry output 116 is. $V1 = VR - (I101 \cdot t / C1)$ (2)

VR :reset voltage 112
I101: -- discharge current t: of an integrating capacitor 113 -- the reset time (OFF period of a reset switch 111)

C1: At the basis in the fixed conditions and the fixed state (that is, a bias current I102 is fixed) where it is expressed with the capacity of an integrating capacitor 113, and regularity, bias voltage 105, the resistance group 106, and the switch group 107 have bias voltage 103, it is the resistance RB of each detector of a sensor. Since the discharge currents I101 of an integrating capacitor 113 differ with each detector when it varies, the output voltage V1 of the readout-circuitry output 116 also varies, FPN occurs,

[0021] Therefore, this invention is the resistance RB of each detector of a sensor. Even if it varies With the output digital data 108 corresponding to each pixel chosen from the FPN amendment memory 109 which memorizes the data of resistance dispersion of the sensor corresponding to each detector so that the discharge current I101 of an integrating capacitor 113 may become fixed It is the resistance RB of a sensor by operating the switch group 107 of the bias-current cancellation circuit 1000, switching the resistance group 106, and choosing the resistance corresponding to each selected pixel. A bias current I102 is changed according to dispersion.

[0022] With the form of the 1st operation, the case where the output digital data 108 of the FPN amendment memory 109 is 4 bits is shown as an example, therefore 4 bits also shows the resistance group 106 and the switch group 107.

[0023] bit of the output digital data 108 of the actual FPN amendment memory 109, and the bias-current cancellation circuit 1000 -- a number -- bit -- if resolution of n and FPN is set to X for a number, it will be determined from the following formulas

[0024]

$$n = \log X / \log 2 \quad (3.1)$$

$$X = (**R - V_e - t) / (DR - C1 \text{ and } RB) \quad (3.2)$$

**R: -- resistance RB of a sensor receiving dispersion -- comparatively -- Ve: -- emitter voltage t: of a transistor 102 -- the reset time (OFF period of a reset switch 111)

DR: -- D-range
C1: of a readout circuitry -- capacity
RB of an integrating capacitor 113 : the resistance of a sensor, for example, **, -- R= 10%, Ve=3V, t= 60 microseconds, and DR=2 -- the time of V, C1=20pF, and RB =3kohm -- bit -- a number n becomes 7.288 -- and 8 bits or more are needed

[0025] FPN amendment operation using this bias-current cancellation circuit 1000 is explained with reference to a drawing. Drawing 4 is the detailed circuit diagram of the bias-current cancellation circuit of the gestalt of operation of the 1st of this invention, and a circumference circuit. the sign 401 in drawing -- a bolometer type infrared sensor and

402 -- a transistor and 403 -- bias voltage and 404 -- a transistor and 405 -- bias voltage and 406a, 406b, 406c, and 406d -- resistance and 407a, 407b, 407c, and 407d -- a switch and 408 -- output digital data and 409 -- for a resistance group and 4070, as for the discharge current and I402, a switch group and I401 are [FPN amendment memory and 4000 / a bias-current cancellation circuit and 4060

[0026] The resistance group 4060 consists of resistance 406a, resistance 406b, resistance 406c, and 406d of resistance, and if those resistance sets the resistance of resistance 406a to R, weighting of binary-izing is carried out [resistance 406b] for 2R and resistance 406c like 8R in 4R and 406d of resistance. Moreover, the switch group 4070 consists of switch 407a, switch 407b, switch 407c, and switch 407d, and is connected to resistance 406a, resistance 406b, resistance 406c, and 406d of resistance in order. the pulse which switches ON/OFF of each switch -- the output digital data 408 of the FPN amendment memory 409 -- it is -- the data line of MSB of the output digital data 408 -- switch 407a -- the data line of MSB-2 is connected to switch 407c, and the data line of LSB is connected to switch 407b for the data line of MSB-1 at switch 407c Thus, it changes with the output digital data 408 of the FPN amendment memory 409 in which the load resistance value connected to a transistor 404 has data of resistance dispersion of the sensor by each detector with constituting, and the bias current I402 generated from the voltage given on VDD and the voltage between emitters of a transistor 404 changes.

[0027] Here, concrete operation of the bias-current cancellation circuit 4000 is considered. Voltage between the emitters of VDD and a transistor 404 is set to V2. From weighting of binary-izing being carried out for the resistance 406a, 406b, 406c, and 406d which constitutes the resistance group 4060, when only the data of MSB of the output digital data 408 of the FPN amendment memory 409 are effective (only switch 407a switch-on), for example, as for a bias current I402, the current of $(V2/R)$ flows. Moreover, when only the data of LSB of the output digital data 408 of the FPN amendment memory 409 are effective (only switch 407d switch-on), as for a bias current I402, the current of $(V2/8R)$ flows. Furthermore, when all bit(s) of the output digital data 408 of the FPN amendment memory 409 are effective (all [Switch group 4070] switch-on), as for a bias current I402, the current of $(15V2/8R)$ flows. Thus, a bias current I402 can be controlled by the state of the output digital data 408 of the FPN amendment memory 409, for example, it is the resistance RB of the bolometer type infrared sensor 401 about the bias current I402 of MSB. If it is set as the bias-current value passed at the time of the average, a bias current I402 can be made to fluctuate on the basis of the average with the output digital data 408 of the FPN amendment memory 409.

[0028] The above-mentioned thing to the dispersion current cancellation circuit 4000 is the resistance RB of the bolometer type infrared sensor 401. Since it fluctuates so that a bias current I402 may offset the amount of current dispersion even if the sensor current I403 which flows to a bolometer changes by each pixel with dispersion, the discharge current I401 from an integrating capacitor 413 is kept constant. Therefore, FPN in a readout-circuitry output is reduced and a circuit D range can be utilized effectively.

[0029] Next, the gestalt of operation of the 2nd of this invention is explained with reference to a drawing. Drawing 5 is the circuit diagram of the readout circuitry equipped with the FPN amendment circuit of the infrared sensor of the bolometer type infrared image pck-up equipment of the gestalt of operation of the 2nd of this invention. A bolometer type infrared sensor and 502 the sign 501 in drawing A transistor, 503 a

transistor and 505 for bias voltage and 504 Bias voltage, 506 a switch group and 508 for a resistance group and 507 Output digital data, 509 a reset pulse and 511 for FPN amendment memory and 510 A reset switch, 512 an integrating capacitor and 514 for reset voltage and 513 FET, 515 a readout-circuitry output and 517 for resistance and 516 A transistor, 518 -- bias voltage and 519 -- resistance and 5000 -- for a readout circuitry and I501, as for a bias current and I503, the discharge current and I502 are [a bias-current cancellation circuit and 5100 / a constant-current-source circuit and 50000 / sensor current and I504] bias currents

[0030] As compared with the gestalt of the 1st operation of the gestalt of operation of the 2nd of drawing 5 of drawing 1, a transistor 517, bias voltage 518, and the constant-current-source circuit 5100 that consists of resistance 519 are added. For this reason, the sensor current I503 which flows to the bolometer type infrared sensor 501 consists of the discharge current I501 from an integrating capacitor 513, a bias current I502 from the bias-current cancellation circuit 5000, and a bias current I504 from the constant-current-source circuit 5100, and can be expressed like the following formula.

[0031]

$$I503=I501+I502+I504 \quad (4)$$

I501: the bias current from the sensor current I504:constant-current-source circuit 5100 which flows from the discharge current I502:bias-current cancellation circuit 5000 from an integrating capacitor 513 to the bias-current I503:bolometer type infrared sensor 501 -- here, comparison with the gestalt of the 2nd operation which was shown in drawing 1 and which was shown in the gestalt and drawing 5 of the 1st operation is shown using the example of a concrete numeric value first, bit of the bias-current cancellation circuit 1000 in the gestalt of the 1st operation, and the FPN amendment memory 109 -- bit considering a number determined by the above-mentioned formula (3.1) and the formula (3.2) -- a number is needed

[0032] Since there are two, the bias current I502 from the bias-current cancellation circuit 5000 and the bias current I504 from the constant-current-source circuit 5100, as a component of a bias current in the gestalt of the 2nd operation on the other hand, For example, dispersion in the resistance RB of the bolometer type infrared sensor 501 (**R) is resistance RB. When it is assumed that it receives and there is 10%, It sets up so that the operating condition of a readout circuitry may be varied, the bias current I504 from the constant-current-source circuit 5100 may be passed for the current equivalent to 90% except 10% of current as a fixed value and the current of dispersion current 10% may be passed by the bias current I502 from the bias-current cancellation circuit 5000. this -- the resolution of FPN of the bias-current cancellation circuit 5000 -- the gestalt of the 1st operation -- receiving -- 10% -- becoming -- bit of the bias-current cancellation circuit 5000 and the FPN amendment memory 509 -- a number can also be reduced according to it

[0033] as mentioned above, the thing for which the constant-current-source circuit 5100 shown with the gestalt of operation of the 2nd of drawing 5 is added -- bit of the bias-current cancellation circuit 5000 and the FPN amendment memory 509 -- a number can be reduced However, when the bias-current cancellation circuit 5000 and the constant-current-source circuit 5100 are used for a readout circuitry, the JONSON noise of the load resistance of the bias-current cancellation circuit 5000 and the load resistance of the constant-current-source circuit 5100 is one half to the JONSON noise of the bolometer of

the bolometer type infrared sensor 501 (bolometer resistance / load resistance value). Since it is added by twice, as for the load resistance value of the bias-current cancellation circuit 5000 and the constant-current-source circuit 5100, enlarging to bolometer resistance is desirable.

[0034] the 1st and the bias-current cancellation circuits 1000 and 5000 shown with the gestalt of the 2nd operation -- bit -- when a number increases, the breadth of the resistance which constitutes the resistance group 107,507 becomes very large by weighting of binary-izing for example, . from which the resistance of LSB will be 128 times [no less than] the resistance of MSB at the time of 8 bits -- if it is going to generate the breadth of this resistance on a chip, it may be difficult to acquire precision having no trimming and sufficient in the case of a thin film resistor, and a limit of chip area etc. to realization may be difficult for it

[0035] Then, the composition of the resistance corrected so that a component part with the value of the latus range of binary-ized weight resistance might be eliminated is the R-2R ladder which a D/A converter is sufficient as and is used, and the bias-current cancellation circuit 1000 in the gestalt of the 1st operation shown in drawing 1 and the bias-current cancellation circuit 5000 in the gestalt of the 2nd operation shown in drawing 5 can also realize the circuitry using the principle of an R-2R ladder, as shown in drawing 6 . With reference to drawing 6 , the gestalt of operation of the 3rd of this invention is explained.

[0036] the detailed circuit diagram of a bias-current cancellation circuit with which drawing 6 is used for the image pck-up equipment of the gestalt of operation of the 3rd of this invention -- it is -- the sign 604 in drawing -- a transistor and 605 -- bias voltage and 606 -- an R-2R ladder resistance network and 607 -- for FPN amendment memory and 620, as for bias voltage and 6000, a transistor and 621 are [a switch group and 608 / output digital data and 609 / a bias-current cancellation circuit and I602] bias currents

[0037] When drawing 6 is referred to, the bias-current cancellation circuit 6000 is constituted by the R-2R ladder resistance network 606, the switch group 607, a transistor 604, bias voltage 605, a transistor 620, and bias voltage 621. Moreover, that whose resistance of the resistance which constitutes the R-2R ladder resistance network 606 is R and 2R is used, and since it is realizable by connecting to a two-piece serial the resistance in which the resistance of 2R has the resistance of R, the R-2R ladder resistance network 606 can consist of one kind of resistance with the resistance of R. Therefore, it is realizable with a simply sufficient precision to generate the R-2R ladder resistance network 606.

[0038] Considering concrete operation, next, a bias current I602 If voltage between the emitter voltage of VDD and a transistor 604 is set to V_3 With the output digital data 608 of the FPN amendment memory 609, by the data line of MSB, $(V_3/2R)$, Each current of $(V_3/16R)$ flows by the data line of $(V_3/4R)$ MSB-2 by the data line of MSB-1 at the data line of $(V_3/8R)$ and LSB, and the sum of the current of the bit of each [bias current / I602] flows. A transistor 620 and bias voltage 621 are constituted from same parts as a transistor 604 and bias voltage 605, and a voltage value, and it is made for the emitter voltage of a transistor 604 and the emitter voltage of a transistor 620 to turn into the same voltage here by the principle of operation (for the branch current of each network to have the relation of binary-ized weighting) of an R-2R ladder.

[0039] Moreover, using the readout circuitry shown with the gestalt of the 1st, the 2nd,

and the 3rd operation, as shown in drawing 7, on-chip composition can also be carried out. drawing 7 -- the partial circuit diagram of the image pck-up equipment of the gestalt of operation of the 4th of this invention -- it is -- the sign 701 in drawing -- a bolometer and 702 -- a perpendicular switch and 703 -- for a perpendicular shift register and 706, as for an A/D converter and 708, a readout circuitry and 707 are [a signal read-out line and 704 / perpendicular AND and 705 / a multiplexer and 709] sensor outputs

[0040] The gestalt of the 4th operation is explained with reference to a drawing. It connects with the perpendicular switch 702 and a bolometer 701 is chosen one by one by the output pulse of the perpendicular shift register 705 for every level line. It connects with the readout circuitry 706 prepared for every vertical lines, and the signal read-out line 703 can read a bolometer 701 simultaneously during 1 level to one level line. A readout circuitry 706 is constituted by the readout circuitry 50000 shown in drawing 5 of the readout circuitry 10000 shown in drawing 1 of the gestalt of the 1st operation, and the gestalt of the 2nd operation here. Changing the output of each readout circuitry 706 into a digital signal by A/D converter 707, a multiplexer 708 outputs the digital signal one by one. this composition -- the sensor output 709 -- bit of A/D converter 707 -- since it becomes only the digital data of a number and smart-izing of a sensor and curtailment of an external circuit can be performed, it leads to derating of image pck-up equipment

[0041] In the above, image pck-up equipment mainly according [** BE *****] to this invention about bolometer type infrared image pck-up equipment especially functions effectively in image pck-up equipment at large. For example, in-dimensional [1] or the two-dimensional sensor which used the PN junction for the detector, when dispersion arises in the output signal of a sensor by the components (wiring resistance etc.) by which resistance is connected in series to the signal according to the amount of incident lights, the image pck-up equipment of this invention can be applied.

[0042]

[Effect of the Invention] As explained above, I hear that the 1st effect of this invention does not have fear of noise degradation, and there is. In order that the reason may feed back a FPN amendment signal to the voltage which controls the current which flows to a bolometer by the conventional FPN amendment circuit, It is difficult to make small enough the circuit noises (output noise of a D/A converter etc.) which constitute it to a sensor noise with the very small JONSON noise of a bolometer etc. In order to switch the load resistance of a bias-current cancellation circuit with a switch and to perform a FPN amendment by this invention to there having been fear of noise degradation with the FPN amendment signal which is digital data, there is no fear of noise degradation.

[0043] I hear that the 2nd effect can reduce a circuit scale, and there is. It is because circuitry, such as a D/A converter, becomes unnecessary and reduction of a circuit scale can be performed apart from a readout circuitry, since the reason is giving the D/A-conversion function to the bias-current cancellation circuit.

CLAIMS

[Claim(s)]

[Claim 1] Image pck-up equipment characterized by providing the following. The solid state image pickup device by which the detector was arranged by predetermined arrangement. The means which reads the output of the aforementioned solid state image pickup device. A means to record the amount of dispersion of the output of the aforementioned solid state image pickup device made to correspond to each of the aforementioned detector, and to make each aforementioned detector correspond and to output the amount of dispersion currently recorded. An output amendment means to output to the means which inputs this output and reads the output of the aforementioned solid state image pickup device as correction value.

[Claim 2] Image pck-up equipment according to claim 1 whose aforementioned output amendment means is the bias-current cancellation circuit which offsets simultaneously dispersion in the bias-current component of the signal of the aforementioned solid state image pickup device, and the bias-current component of the signal of the aforementioned solid state image pickup device.

[Claim 3] Image pck-up equipment according to claim 1 which is combination with the bias-current cancellation circuit against which the aforementioned output amendment means sets off dispersion in the bias-current component of the signal of the current regulator circuit which cancels the bias-current component of the signal of the aforementioned solid state image pickup device, and the aforementioned solid state image pickup device.

[Claim 4] The aforementioned bias-current cancellation circuit is image pck-up equipment according to claim 2 or 3 which consists of resistance groups and switch groups with weighting of binary-izing.

[Claim 5] The aforementioned bias-current cancellation circuit is image pck-up equipment according to claim 2 or 3 which consists of an R-2R ladder resistance network and a switch group.

[Claim 6] Image pck-up equipment given in any 1 term of a claim 1 to the claim 5 whose aforementioned image pck-up equipment is infrared image pck-up equipment.